

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re U.S. Patent Application)
)
Applicant: Manabu Nakashima)
)
Serial No.)
)
Filed: March 7, 2001)
)
For: MULTIPLE-PROCESSOR)
 INFORMATION ...)
)
Art Unit:)

I hereby certify that this paper is being deposited with
the United States Postal Service as EXPRESS MAIL in
an envelope addressed to: Assistant Commissioner for
Patents, Washington, D.C. 20231, on Mar 7, 2001.
Express Label No. EL 745266033 US
Signature: L. Davila

JCS20 U.S. PRO
09/000941
03/07/01

CLAIM FOR PRIORITY

Assistant Commissioner for Patents
Washington, DC 20231

Sir:

Applicant claims foreign priority benefits under 35 U.S.C. § 119 on the basis
of the foreign application identified below:

Japanese Patent Application No. 2000-081672, filed March 17, 2000.

A certified copy of the priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By James K. Folker

James K. Folker
Reg. No. 37,538

March 7, 2001
300 South Wacker Drive
Suite 2500
Chicago, IL 60606
(312) 360-0080
Customer Number: 24978

0828.65511
312-360-0080

16520 U.S. PRO
16520 U.S. PRO
03/07/01

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 3月17日

出願番号
Application Number:

特願2000-081672

出願人
Applicant(s):

富士通株式会社

2001年 1月 5日

特許庁長官
Commissioner,
Patent Office

及川耕造
特許庁長官

出証番号 出証特2000-3110363

【書類名】 特許願
【整理番号】 0050227
【提出日】 平成12年 3月17日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 15/16
【発明の名称】 マルチプロセッサ情報処理装置
【請求項の数】 3
【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通
株式会社内
【氏名】 中嶋 学
【特許出願人】
【識別番号】 000005223
【氏名又は名称】 富士通株式会社
【代理人】
【識別番号】 100092152
【弁理士】
【氏名又は名称】 服部 毅巖
【電話番号】 0426-45-6644
【手数料の表示】
【予納台帳番号】 009874
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9705176
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチプロセッサ情報処理装置

【特許請求の範囲】

【請求項1】 複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置において、

プロセッサモジュール単位で仮想IPアドレスを定義する仮想IPアドレス定義手段と、

前記仮想IPアドレス定義手段によって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段と、

前記記憶手段に仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する通知手段と、

を有することを特徴とするマルチプロセッサ情報処理装置。

【請求項2】 前記通知手段は、該当する仮想IPアドレスが前記記憶手段に記憶されていないプロセッサモジュールに関しては、宛先アドレスと実IPアドレスとをルーティング情報としてルータに通知することを特徴とする請求項1記載のマルチプロセッサ情報処理装置。

【請求項3】 複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置に対してルーティング情報を通知する処理を実行させるプログラムを記録した前記マルチプロセッサ情報処理装置が読み取り可能な記録媒体において、

前記マルチプロセッサ情報処理装置を、

プロセッサモジュール単位で仮想IPアドレスを定義する仮想IPアドレス定義手段、

前記仮想IPアドレス定義手段によって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段、

前記記憶手段に仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する通知手段、

として機能させるプログラムを記録した前記マルチプロセッサ情報処理装置が

読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はマルチプロセッサ情報処理装置に関し、特に、複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置に関する。

【0002】

【従来の技術】

従来において、複数のプロセッサモジュール（PM）を有する情報処理装置（以下、マルチプロセッサ情報処理装置と称す）では、TCP/IP（Transmission Control Protocol/Internet Protocol）通信を行う場合、実IPアドレスを使用する方法と、仮想IPアドレスを使用する方法の2通りがある。

【0003】

ここで、実IPアドレスとは、各PMの通信媒体に対応したIPアドレスであり、PMごとおよび通信媒体ごとに設定される。一方、仮想IPアドレスとは、PMおよび通信媒体に依存せずにシステム内に有することができる仮想的なIPアドレスであり、隣接IPルータおよび通信相手には、システムの持つ実IPアドレスの先に存在する遠隔のネットワーク／ホストシステムのアドレスに見える。

【0004】

このような仮想IPアドレスを使用することで、通信相手は、システムのPM構成および通信媒体を意識せずに、TCP/IP通信を行うことが可能となる。

ここで、仮想IPアドレスは、見た目には遠隔のネットワーク／ホストシステムであるため、隣接IPルータにはRIP（Routing Information Protocol）によりルーティング情報を伝えることができる。

【0005】

【発明が解決しようとする課題】

ところで、従来においては、仮想IPアドレスは全てのPMに対して1つだけ割り当てられていた。従って、仮想IPアドレスを使用して通信を行う場合には

、コネクション数が均等となるように全PMに対して全ての通信処理を割り当て、PM間の負荷バランスを保つように構成されていた。その結果、異なる通信処理が1つのPMに対して割り当てられることになり、ある通信処理が過負荷になった場合には、他の通信処理にも影響を与えることになるという問題点があった。

【0006】

また、近年では、インターネットの普及により、不特定多数のユーザからのアクセスが特定の時間に集中的に発生する場合がある。ところで、そのような場合に仮想IPアドレスを使用している場合には、全てのPMに対する負荷が一時的に増加するので、例えば、処理の迅速を要求される特定のサービスが圧迫され、支障を来す場合があるという問題点もあった。

【0007】

本発明は、以上のような点に鑑みてなされたものであり、仮想IPアドレスを使用した場合において、所定の通信処理が過負荷になった場合においても、他の通信処理への影響を低減することが可能なマルチプロセッサ情報処理装置を提供することを目的とする。

【0008】

【課題を解決するための手段】

本発明では上記課題を解決するために、図1に示す、複数のプロセッサモジュール1a～1cを有するマルチプロセッサ情報処理装置1において、プロセッサモジュール単位で仮想IPアドレスを定義する仮想IPアドレス定義手段1dと、前記仮想IPアドレス定義手段1dによって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する記憶手段1eと、前記記憶手段1eに仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する通知手段1fと、を有することを特徴とするマルチプロセッサ情報処理装置1が提供される。

【0009】

ここで、仮想IPアドレス定義手段1dは、プロセッサモジュール単位で仮想

IPアドレスを定義する。記憶手段1eは、仮想IPアドレス定義手段1dによって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する。通知手段1fは、記憶手段1eに仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する。

【0010】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照して説明する。

図1は、本発明の動作原理を説明する原理図である。この図に示すように、本発明に係るマルチプロセッサ情報処理装置1は、プロセッサモジュール1a～1c、仮想IPアドレス定義手段1d、記憶手段1e、および、通知手段1fによって構成されており、LAN (Local Area Network) 2を介してルータ3に接続されている。

【0011】

ここで、プロセッサモジュール1a～1cは、中央処理装置、メモリ、および、各種制御装置等から構成され、図示せぬ記憶装置に記憶されているプログラムに従って各種演算処理を実行する。

【0012】

仮想IPアドレス定義手段1dは、プロセッサモジュール単位で仮想IPアドレスを定義する。なお、これとは逆に仮想IPアドレス単位で、プロセッサモジュールを定義するようにすることも可能である。

【0013】

記憶手段1eは、仮想IPアドレス定義手段1dによって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報とを関連付けて記憶する。

【0014】

通知手段1fは、記憶手段1eに仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実I

Pアドレス（そのプロセッサモジュールに割り当てられたアドレス）とをルーティング情報としてルータに通知する。

【0015】

LAN2は、マルチプロセッサ情報処理装置1とルータ3とを接続し、これらの間で情報の授受を可能とする。

ルータ3は、複数のLANを接続する分岐点に設置され、パケットをどの経路で流せばよいのかを判断し、最適な経路に対してパケットを送出する。

【0016】

次に、以上の原理図の動作について説明する。なお、以下では、プロセッサモジュール1aおよびプロセッサモジュール1bに対して仮想IPアドレスVIPA#1を割り当て、プロセッサモジュール1cに対して仮想IPアドレスVIPA#2を割り当てる場合を例に挙げて説明する。

【0017】

仮想IPアドレス定義手段1dは、図示せぬ入力装置から入力された情報に従ってプロセッサモジュール単位で仮想IPアドレスを定義する。いまの例では、プロセッサモジュール1a, 1bがVIPA#1であり、プロセッサモジュール1cがVIPA#2であることを定義する。

【0018】

記憶手段1eは、仮想IPアドレス定義手段1dによって定義された情報を参照し、各プロセッサモジュールを示す情報（例えば、各プロセッサモジュールに対応する数値“1”～“3”等）と、対応する仮想IPアドレスとを関連付けて記憶する。いまの例では、プロセッサモジュール1aを示す情報はVIPA#1と、プロセッサモジュール1bを示す情報はVIPA#1と、また、プロセッサモジュール1cを示す情報はVIPA#2とそれぞれ関連付けて記憶されている。

【0019】

通知手段1fは、記憶手段1eに仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータ3に通知する。いまの例では、全

てのプロセッサモジュールに対して仮想IPアドレスが定義されているので、プロセッサモジュール1a～1cの実IPアドレスがそれぞれRIPA#1～RIPA#3であるとすると、RIPA#1とVIPA#1、RIPA#2とVIPA#1、また、RIPA#3とVIPA#2がそれぞれルーティング情報として送信されることになる。

【0020】

このような情報を受信したルータ3では、通常通りのルーティング処理を実行する。その結果、仮想IPアドレスVIPA#1がデータ部に格納されたパケットは、プロセッサモジュール1aおよびプロセッサモジュール1bに供与され、また、仮想IPアドレスVIPA#3がデータ部に格納されたパケットはプロセッサモジュール1cに供与されることになる。

【0021】

その結果、不特定多数からのアクセスが発生する処理には仮想IPアドレスVIPA#1を割り当て、処理の迅速性を要求される処理に対しては仮想IPアドレスVIPA#2を割り当てることにより、安定してサービスを提供することが可能となる。

【0022】

以上に示したように、本発明によれば、プロセッサモジュール単位で仮想IPアドレスを設定するようにしたので、通信処理をプロセッサ単位で振り分けることが可能となる。その結果、特定の通信処理に対する負荷が増大した場合に、他の処理が圧迫されることを防止できる。

【0023】

次に、本発明の実施の形態について説明する。

図2は、本発明の実施の形態の一例を示す図である。この図に示すように、本発明に係るマルチプロセッサ情報処理装置10は、LAN21を介してサーバ20, 22に接続され、また、LAN30およびルータ31を介してインターネット32に接続されており、インターネット32を介してユーザから要求があった場合には、該当するサーバに対して接続する処理（フロントエンド処理）その他を提供する。

【0024】

LAN21は、マルチプロセッサ情報処理装置10とサーバ20, 22とを接続し、これらの間で情報の授受を可能とする。

サーバ20, 22は、マルチプロセッサ情報処理装置10を経由して、図示せぬクライアントに対して各種サービスを提供する。

【0025】

LAN30は、マルチプロセッサ情報処理装置10とルータ31とを接続し、これらの間で情報の授受を可能とする。

ルータ31は、受信したパケットをどの経路で流せばよいのかを判断し、最適な経路に対してパケットを送出する。

【0026】

インターネット32は、全世界に散在する多数のサーバの集合体からなる世界規模の通信ネットワークである。

次に、図3を参照して、マルチプロセッサ情報処理装置10の詳細な構成例について説明する。

【0027】

この図に示すように、マルチプロセッサ情報処理装置10は、プロセッサモジュール10a～10d、通信制御部10e, 10f、記憶装置10g、および、共有メモリ10hによって構成されている。

【0028】

プロセッサモジュール10a～10dは、中央処理装置、メモリ、および、各種制御装置等からそれぞれ構成され、記憶装置10gに記憶されているプログラムに従って各種演算処理を実行する。

【0029】

通信制御部10e、通信制御部10fは、プロセッサモジュール10a～10dが他の装置との間で情報を授受する場合に、プロトコル変換処理等を実行する。なお、これらの通信制御部10e, 10fは、プロセッサモジュール10a～10dに搭載するようにしてもよい。

【0030】

記憶装置 10g は、磁気記憶装置等によって構成されており、プロセッサモジュール 10a～10d が実行するプログラムやデータ等を記録する。

共有メモリ 10h は、プロセッサモジュール 10a～10d が共有して使用するメモリであり、例えば、RAM (Random Access Memory) によって構成されている。

【0031】

次に、以上の実施の形態の動作について説明する。

以下では、先ず、本実施の形態で可能な仮想 IP アドレスの割り当て方法について説明した後、図 3 に示す実施の形態の具体的な動作について説明する。

【0032】

図 4～7 は、本発明の実施の形態における仮想 IP アドレスの割り当て方法の一例について説明する図である。なお、図 4 および図 7 に示す割り当て方法は、従来の装置においても可能な方法である。

【0033】

図 4 に示す例は、全ての PM に対して同一の仮想 IP アドレスを割り当てる方法である。具体的には、プロセッサモジュール PM # 1～PM # 4 の全てに対して単一の仮想 IP アドレスである VIPA # 1 が割り当てられている。なお、プロセッサモジュール PM # 1～PM # 4 は、それぞれプロセッサモジュール 10a～10d に対応している。

【0034】

図 5 に示す例では、プロセッサモジュール PM # 1, PM # 2 には仮想 IP アドレス VIPA # 1 が割り当てられ、プロセッサモジュール PM # 3, PM # 4 には仮想 IP アドレス VIPA # 2 が割り当てられている。

【0035】

図 6 に示す例では、プロセッサモジュール PM # 1, PM # 2 には仮想 IP アドレス VIPA # 1 が割り当てられ、プロセッサモジュール PM # 3, PM # 4 には仮想 IP アドレスは割り当てられていない。

【0036】

図 7 に示す例では、プロセッサモジュール PM # 1～PM # 4 の全てに対して

仮想IPアドレスが割り当てられていない。

このように、本実施の形態では、プロセッサモジュールPM#1～PM#4に対する仮想IPアドレスの割り当てを、プロセッサモジュール単位で定義することができるので、処理に応じてプロセッサの割り当てを決定し、最適な負荷の分散を実現することができる。

【0037】

具体的に説明すると、例えば、図4の例では、全てのプロセッサに対して均等に処理を分担させることができる。

図5の例では、処理毎に仮想IPアドレスを割り当てるにより、処理単位でプロセッサモジュールを割り当てることが可能となる。例えば、一般のユーザに対しては、仮想IPアドレスVIPA#1を割り当てる、また、重要な顧客に対しては仮想IPアドレスVIPA#2を割り当てる、といったことが可能となる。

【0038】

図6の例では、仮想IPアドレスVIPA#1については、インターネットプロトコルに係る処理に割り当てる、それ以外のプロセッサモジュールPM#3, PM#4に対してはその他のプロトコル（例えば、OSI（Open Systems Interconnection）等）に対する処理に割り当てる、各プロセッサモジュールを各プロトコル毎に特化させることにより処理を高速化する、といったことが可能となる。

【0039】

図7の例では、従来の場合と同様に、各プロセッサモジュール単位で処理を分担させたり、全てのプロセッサモジュールに対して処理を均等に分担させたりすることが可能となる。

【0040】

次に、図5に示す仮想IPアドレスの分割の態様を例に挙げ、図3に示す実施の形態の具体的な動作について説明する。

図8は、通信制御部10eに記憶されているデータテーブルであり、各プロセッサモジュールに割り当てられた実IPアドレス、仮想IPアドレス、および、宛先IPアドレスの対応関係を示している。ここで、宛先IPアドレスとは、仮

想IPアドレスが割り当てられていない場合において、そのプロセッサモジュールに隣接する装置またはネットワークに付与されているIPアドレスである。いまの例では、全てのプロセッサモジュールに対して仮想IPアドレスが付与されているが、宛先IPアドレスは存在しない。

【0041】

この図に示すように、プロセッサモジュールPM#1には、実IPアドレスRIPA#1と仮想IPアドレスVIPA#1が割り当てられており、宛先IPアドレスは割り当てられていない。また、プロセッサモジュールPM#2には、実IPアドレスRIPA#2と仮想IPアドレスVIPA#1が割り当てられており、宛先IPアドレスは割り当てられていない。プロセッサモジュールPM#3には、実IPアドレスRIPA#3と仮想IPアドレスVIPA#2が割り当てられており、宛先IPアドレスは割り当てられていない。更に、プロセッサモジュールPM#4には、実IPアドレスRIPA#4と仮想IPアドレスVIPA#2が割り当てられており、宛先IPアドレスは割り当てられていない。なお、このような定義情報は、図示せぬ端末装置からマニュアル操作によって設定される。

【0042】

このようなデータテーブルの情報を参考し、通信制御部10eは隣接するルータ31に対してルーティング情報を提供する。図9は、マルチプロセッサ情報処理装置10がルータ31に対してルーティング情報を提供する際の処理について説明するフローチャートである。このフローチャートは、例えば、30秒毎に実行される。このフローチャートが開始されると、以下の処理が実行されることになる。

【S1】通信制御部10eは、未選択のプロセッサモジュールを選択する。

【S2】通信制御部10eは、図8に示すデータテーブルを参照し、対象となるプロセッサモジュールが宛先IPアドレスを有しているか否かを判定し、有している場合にはステップS3に進み、それ以外の場合にはステップS6に進む。

【0043】

なお、宛先IPアドレスを有しているということは、そのプロセッサモジュー

ルに対して仮想IPアドレスが割り当てられていないことを示す。

[S3] 通信制御部10eは、図8に示すデータテーブルから該当する宛先IPアドレスを取得する。

[S4] 通信制御部10eは、図8に示すデータテーブルから実IPアドレスを取得する。

[S5] 通信制御部10eは、実IPアドレスと宛先IPアドレスとをルータ31に対して通知する。

【0044】

具体的には、実IPアドレスをパケットのヘッダ部分に存在するソースアドレスに格納し、宛先IPアドレスをデータ部に格納して通知する。

[S6] 通信制御部10eは、図8に示すデータテーブルを参照し、対象となるプロセッサモジュールに仮想IPアドレスが割り当てられているか否かを判定し、割り当てられている場合にはステップS7に進み、それ以外の場合にはステップS10に進む。

[S7] 通信制御部10eは、図8に示すデータテーブルから該当する仮想IPアドレスを取得する。

[S8] 通信制御部10eは、図8に示すデータテーブルから該当する実IPアドレスを取得する。

[S9] 通信制御部10eは、仮想IPアドレスと実IPアドレスとを、ルーティング情報としてルータ31に通知する。

[S10] 通信制御部10eは、未処理のプロセッサモジュールが存在するか否かを判定し、存在している場合にはステップS1に戻って前述の場合と同様の処理を繰り返し、それ以外の場合には処理を終了する。

【0045】

以上の処理により、各プロセッサモジュールに割り当てられた仮想IPアドレスまたは宛先IPアドレスおよび実IPアドレスが隣接するルータ31に対して通知されることになる。

【0046】

図10は、以上の処理によりルータ31に形成される、ネットワークのトポロ

ジーを示すデータテーブルの一例である。この例では、宛先IPアドレス、ゲートウェイアドレス、および、メトリックの対応関係が示されている。例えば、プロセッサモジュールPM#1に対応する実IPアドレスRIPA#1（ゲートウェイアドレス）は、仮想IPアドレスVIPA#1（宛先IPアドレス）に対応付けられており、また、そのメトリック（距離）は2とされている。

【0047】

また、プロセッサモジュールPM#2に対応する実IPアドレスRIPA#2は、仮想IPアドレスVIPA#1に対応付けられており、また、そのメトリック（距離）は2とされている。

【0048】

また、プロセッサモジュールPM#3に対応する実IPアドレスRIPA#3は、仮想IPアドレスVIPA#2に対応付けられており、また、そのメトリック（距離）は2とされている。

【0049】

更に、プロセッサモジュールPM#4に対応する実IPアドレスRIPA#4は、仮想IPアドレスVIPA#2に対応付けられており、また、そのメトリック（距離）は2とされている。

【0050】

このようなデータテーブルを参照し、ルータ31は、ルーティング処理を実行する。その結果、通信相手には、仮想IPアドレスは、マルチプロセッサ情報処理装置10の持つ実IPアドレスの先に存在する遠隔のネットワーク／ホストシステムに見えることになる。

【0051】

以上に説明したように、本発明の実施の形態によれば、マルチプロセッサ情報処理装置において、各プロセッサ単位に仮想IPアドレスを設定するようにしたので、プロセッサ単位で通信処理を適切に割り当てることが可能となるので、例えば、サービスの種類に応じてプロセッサを割り当て、サービスを差別化することが可能となる。

【0052】

なお、以上の実施の形態においては、プロセッサモジュールが4つの場合を例に挙げて説明したが、本発明はこのような場合にのみ限定されるものではなく、例えば、2、3の場合あるいは5以上の場合にも適用可能であることはいうまでもない。

【0053】

また、本実施の形態においては、通信制御部10e、10fを別々の構成としたが、これらを統合して1つにしてもよい。また、既述したように、これらの通信制御部10e、10fをプロセッサモジュールに内蔵するようにしてもよい。

【0054】

更に、本実施の形態では、各プロセッサモジュール単位で仮想IPアドレスを定義するようにしたが、仮想IPアドレス単位でプロセッサモジュールを定義してもよい。

【0055】

【発明の効果】

以上説明したように本発明では、複数のプロセッサモジュールを有するマルチプロセッサ情報処理装置において、プロセッサモジュール単位で仮想IPアドレスを定義する仮想IPアドレス定義手段と、仮想IPアドレス定義手段によって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報を関連付けて記憶する記憶手段と、記憶手段に仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータに通知する通知手段と、を有するようにしたので、所定の通信が過負荷になった場合においても、他の通信へ与える影響を低減することが可能となる。

【図面の簡単な説明】

【図1】

本発明の動作原理を説明する原理図である。

【図2】

本発明の実施の形態の構成例を示す図である。

【図3】

図2に示すマルチプロセッサ情報処理装置の詳細な構成例を示す図である。

【図4】

プロセッサモジュールに対する仮想IPアドレスの割り当ての一態様を示す図である。

【図5】

プロセッサモジュールに対する仮想IPアドレスの割り当ての一態様を示す図である。

【図6】

プロセッサモジュールに対する仮想IPアドレスの割り当ての一態様を示す図である。

【図7】

プロセッサモジュールに対する仮想IPアドレスの割り当ての一態様を示す図である。

【図8】

図3に示す通信制御部に格納されているデータテーブルの一例を示す図である

【図9】

図3に示すマルチプロセッサ情報処理装置において実行される処理の一例を説明するフローチャートである。

【図10】

図3に示すルータに格納されているデータテーブルの一例を示す図である。

【符号の説明】

1 マルチプロセッサ情報処理装置

1 a～1 c プロセッサモジュール

1 d 仮想IPアドレス定義手段

1 e 記憶手段

1 f 通知手段

2 LAN

3 ルータ

10 マルチプロセッサ情報処理装置

10a～10d プロセッサモジュール

10e, 10f 通信制御部

10g 記憶装置

10h 共有メモリ

20, 22 サーバ

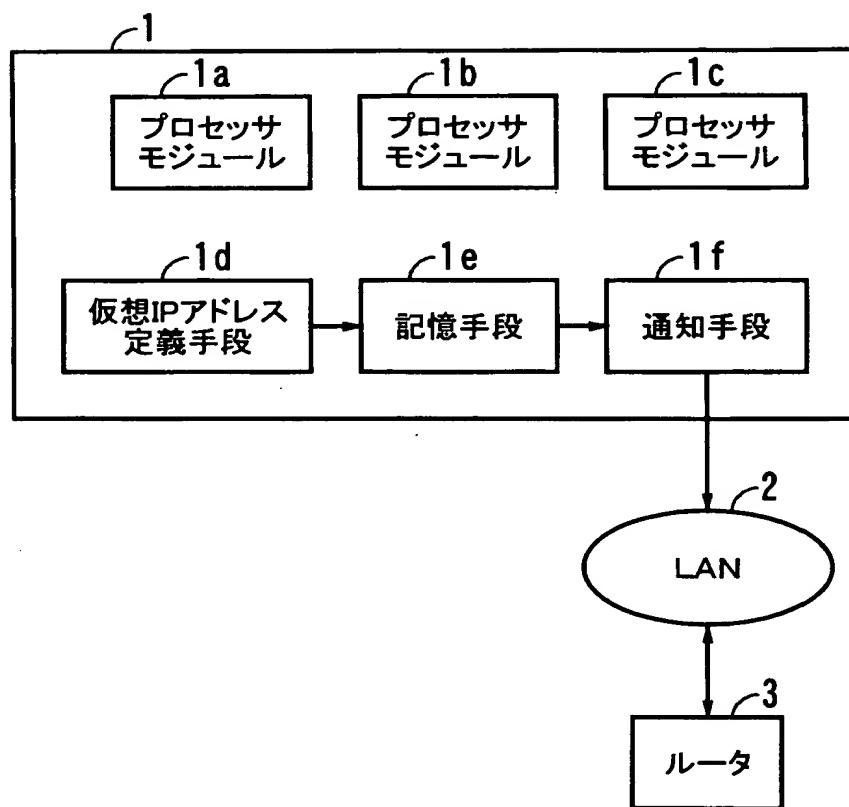
21, 30 LAN

31 ルータ

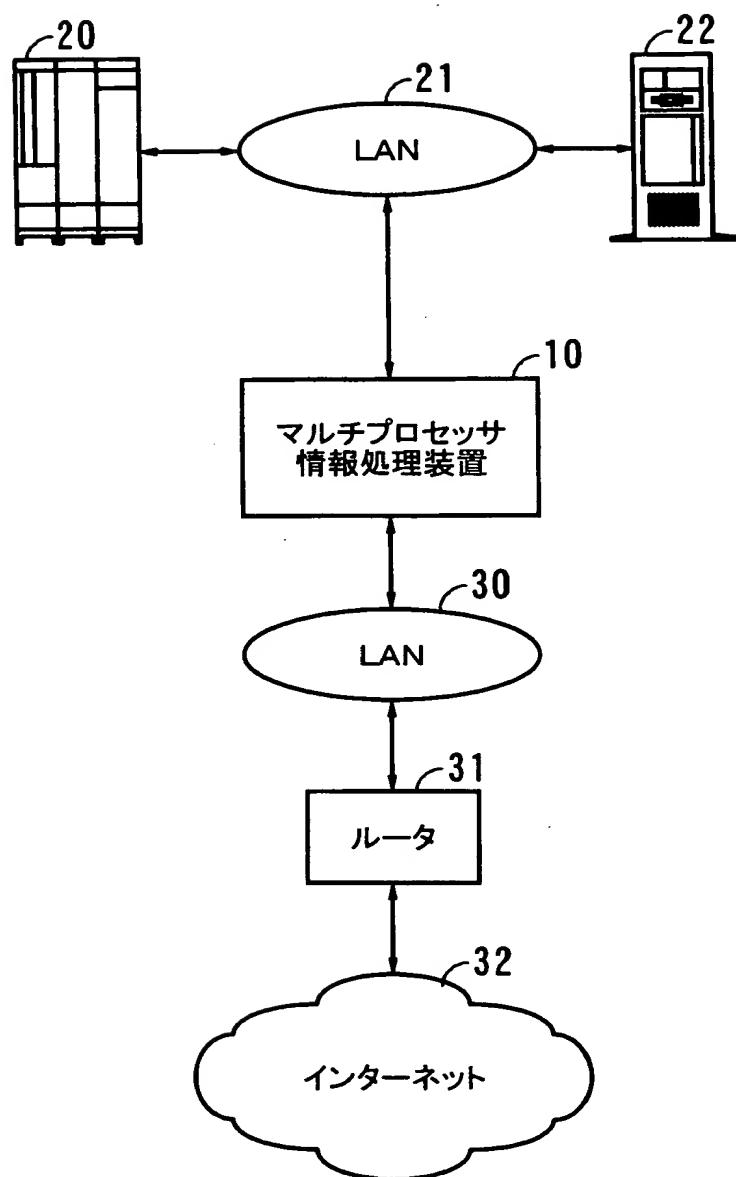
32 インターネット

【書類名】 図面

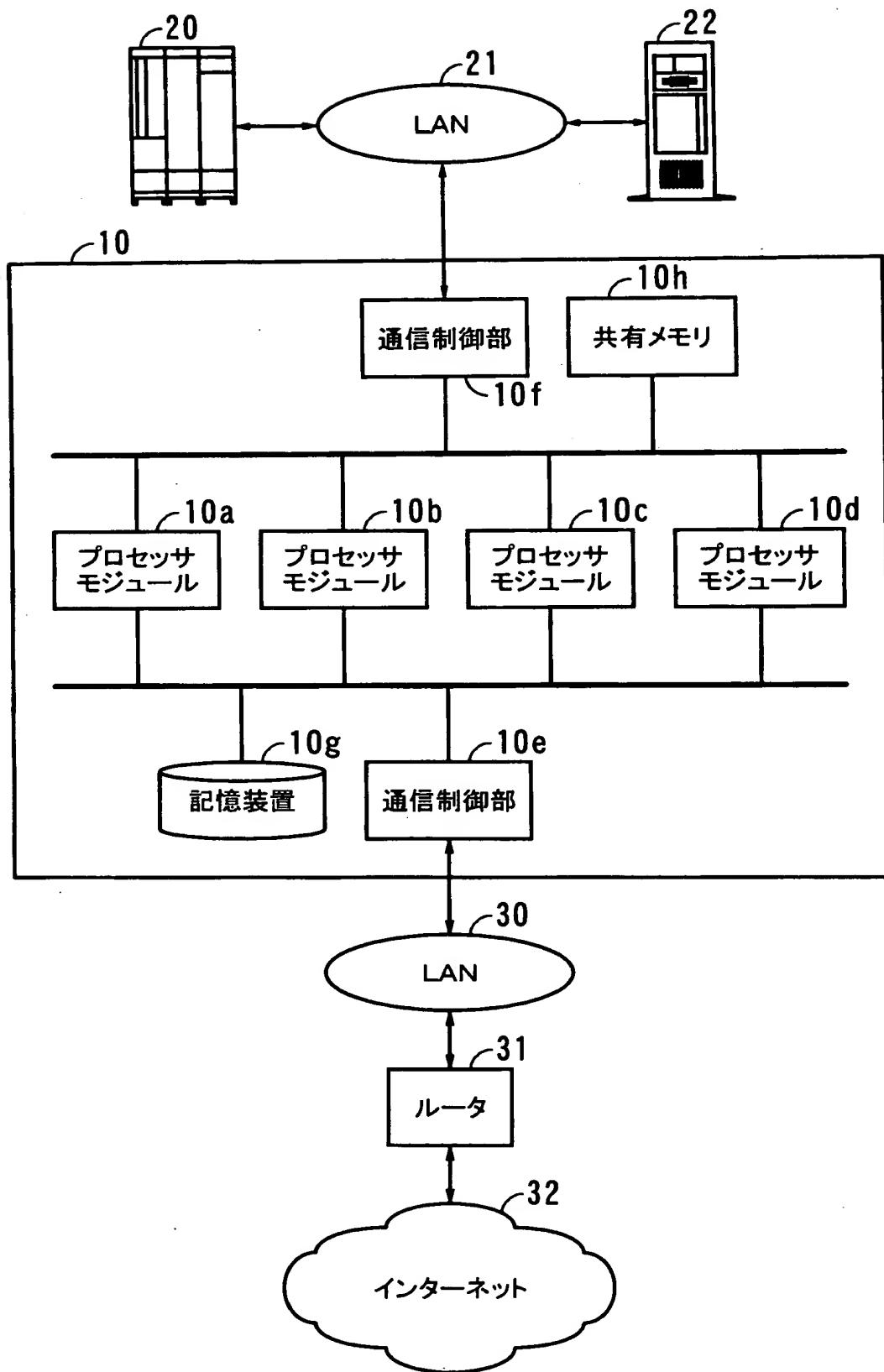
【図1】



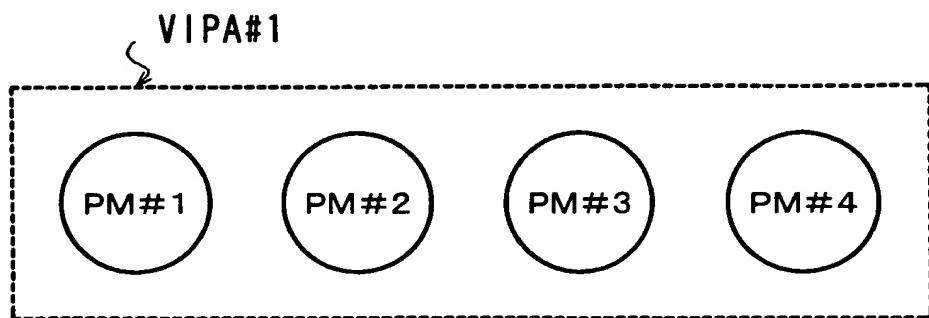
【図2】



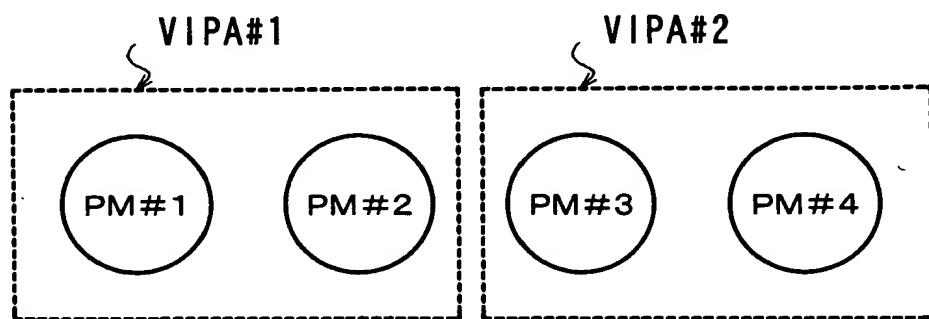
【図3】



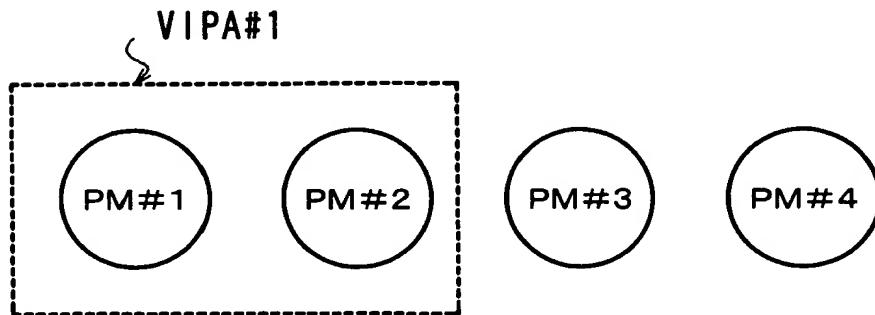
【図4】



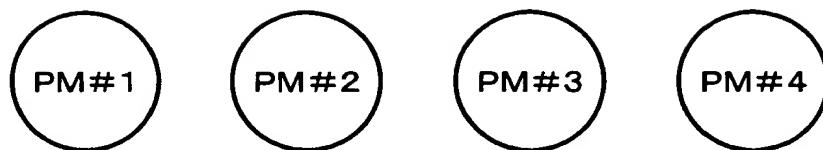
【図5】



【図6】



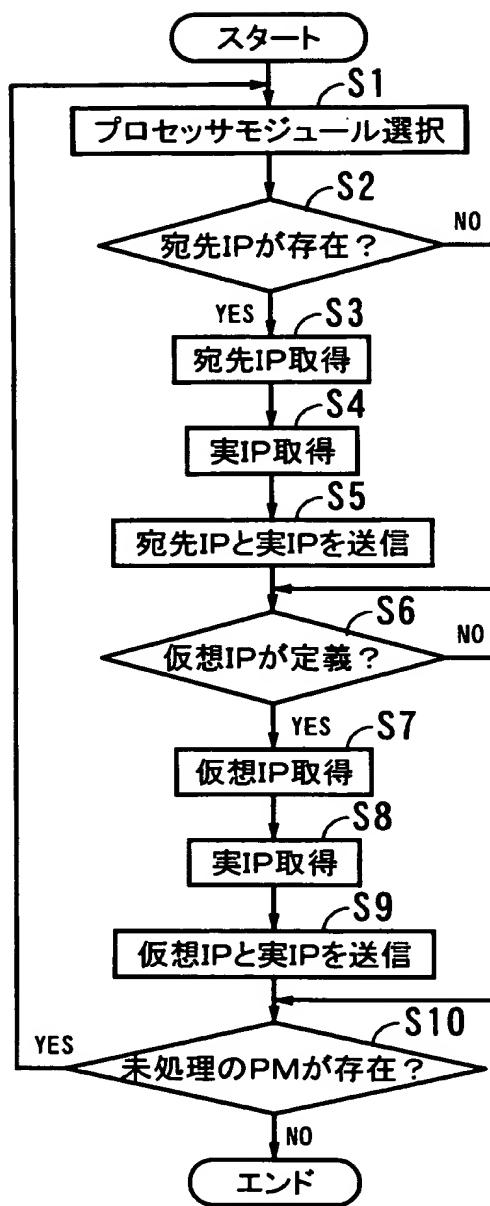
【図7】



【図8】

プロセッサ モジュール	実IPアドレス	仮想IPアドレス	宛先IPアドレス
PM#1	RIPA#1	VIPA#1	—
PM#2	RIPA#2	VIPA#1	—
PM#3	RIPA#3	VIPA#2	—
PM#4	RIPA#4	VIPA#2	—

【図9】



特2000-081672

【図10】

宛先IPアドレス	ゲートウェイアドレス	メトリック
VIPA#1	RIPA#1	2
VIPA#1	RIPA#2	2
VIPA#2	RIPA#3	2
VIPA#2	RIPA#4	2

【書類名】 要約書

【要約】

【課題】 マルチプロセッサ情報処理装置において、ある通信処理に対して負荷が増大した場合に、他の特定の通信処理に与える影響を低減する。

【解決手段】 仮想IPアドレス定義手段1dは、プロセッサモジュール1a～1c単位で仮想IPアドレスを定義する。記憶手段1eは、仮想IPアドレス定義手段1dによって定義された仮想IPアドレスと、該当するプロセッサモジュールを示す情報を関連付けて記憶する。通知手段1fは、記憶手段1eに仮想IPアドレスが記憶されているプロセッサモジュールに関しては、そのプロセッサモジュールの仮想IPアドレスと実IPアドレスとをルーティング情報としてルータ3に通知する。

【選択図】 図1

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社